

具有 0402 和 0603 封装选项的 TMP61 ±1% 10kΩ 线性热敏电阻

1 特性

- 具有正温度系数 (PTC) 的硅基热敏电阻
- 线性电阻随温度变化
- 在 25°C 下具有 10kΩ 标称电阻 (R25)
 - ±1% 最大值 (0°C 至 70°C)
- -40°C 至 +125°C 的宽工作温度范围
- 在整个温度范围内具有稳定的灵敏度
 - 6400ppm/°C TCR (25°C)
 - 在整个温度范围内具有 0.2% 的典型 TCR 容差
- 快速热响应时间为 0.6s (DEC)
- 长寿命和稳健性能
 - 内置失效防护，能够在发生短路故障时提供保护
 - 传感器长期温漂典型值为 0.5%

2 应用

- 温度监控
 - HVAC 和恒温器
 - 工业控制和电器
- 热补偿
 - 显示屏背光
 - 楼宇自动化
- 热阈值检测
 - 电机控制
 - 充电器

3 说明

立即开始使用[热敏电阻设计工具](#)，它提供了完整的电阻与温度关系表 (R-T 表) 的计算以及用于推导温度和示例 C 代码的有用方法。

TMP61 线性热敏电阻可在整个温度范围内提供线性度和始终如一的灵敏度，支持使用简单而准确的方法进行温度转换。器件的低功耗和较小的热质量可最大限度地减小自发热的影晌。

这些器件具有内置的高温失效防护性能以及对环境变化的强大抵抗力，设计用于长寿命的高性能应用。TMP6 系列器件的小巧外形还允许靠近热源放置，并具有快速响应时间。

与 NTC 热敏电阻相比，它具有以下优点：无需额外的线性化电路、校准最小化、电阻容差变化更小、高温下灵敏度更高，以及可节省处理器时间和内存的简化转换方法。

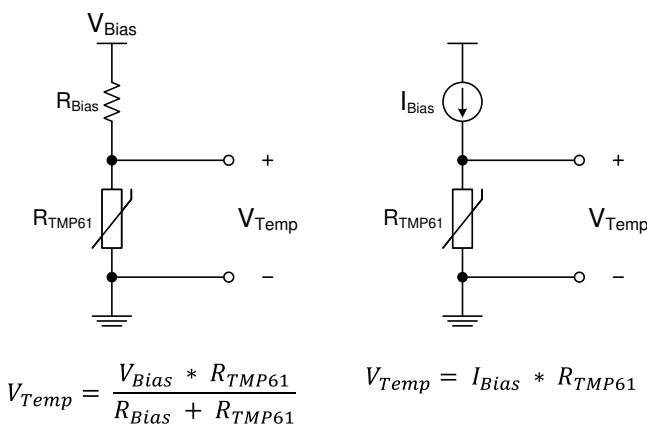
TMP61 目前采用与 0402 封装兼容的 X1SON 封装、与 0603 封装兼容的 SOT-5X3 封装，以及 2 引脚穿孔式 TO-92S 封装。

器件信息⁽¹⁾

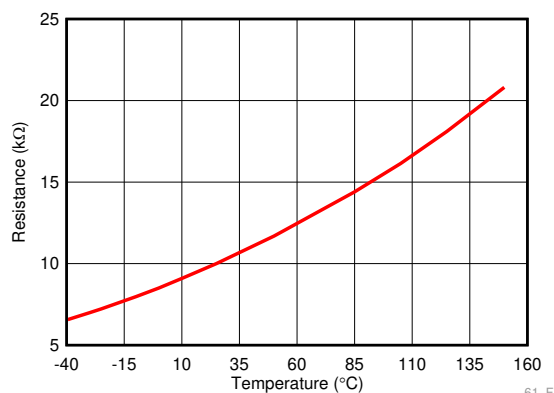
器件型号	封装	封装尺寸 (标称值)
TMP61	X1SON (2)	0.60mm x 1.00mm
	TO-92S (2)	4.00mm x 3.15mm
	SOT-5X3 (2)	0.80mm x 1.20mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

典型实现



典型电阻与环境温度间的关系



61_F



目录

1	特性	1	8.4	功能说明	11
2	应用	1	8.5	器件功能模式	11
3	说明	1	9	应用和实现	12
4	修订历史记录	2	9.1	应用信息	12
5	器件比较表	4	9.2	典型应用	12
6	引脚配置和功能	5	10	电源建议	17
7	规格	6	11	布局	17
7.1	绝对最大额定值	6	11.1	布局指南	17
7.2	ESD 额定值	6	11.2	布局示例	17
7.3	建议运行条件	6	12	器件和文档支持	18
7.4	热性能信息	6	12.1	接收文档更新通知	18
7.5	电气特性	7	12.2	支持资源	18
7.6	典型特性	8	12.3	商标	18
8	详细 说明	10	12.4	静电放电警告	18
8.1	概述	10	12.5	Glossary	18
8.2	功能方框图	10	13	机械、封装和可订购信息	18
8.3	TMP61 R-T 表	11			

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Revision D (December 2019) to Revision E	Page
• 更新了 特性 列表	1
• 更新了 应用 列表	1
• 更新了 说明	1
• 将器件比较表中 DEC 封装的最高温度从 150°C 更改为 125°C	4
• 将“建议运行条件”中的最大结温从 150°C 更改为 155°C	6
• 将 RH = 86% 下“长期温漂”最小规格从 0.1% 更改为 -1%	7
• 添加了 RH = 86% 下“长期温漂”典型规格	7
• 将 RH = 86% 下“长期温漂”最大规格从 0.8% 更改为 1%	7
• 将 DEC 封装下“长期温漂”最小规格从 0.1% 更改为 -1%	7
• 添加了 DEC 封装下“长期温漂”典型规格	7
• 将 RH = 86% 下“长期温漂”最大规格从 1% 更改为 1.8%	7
• 添加了 DYA 封装下“长期温漂”典型规格	7
• 添加了 LPG 封装下“长期温漂”典型规格	7
• 将 RH = 86% 下“长期温漂”最大规格从 1.1% 更改为 1.4%	7
• 更新了概述部分	10
• 添加了 TMP61 R-T 表部分	11
• 更新了特性 说明 部分	11
• 删除了传输表	11
• 更新了“应用和实现”部分，以符合 TI 数据表标准	12
• 添加了指向热敏电阻设计工具的链接	13
• 删除了热补偿部分	15

Changes from Revision C (September 2019) to Revision D	Page
• 从 SOT-5X3 封装中删除了预发布通知	1

Changes from Revision B (July 2019) to Revision C**Page**

- 添加了预发布版 SOT-5X3 封装 1
-

Changes from Revision A (June 2019) to Revision B**Page**

- 更改了应用 项目符号 1
 - 提高了 ESD CDM 额定值 6
 - 添加了 LPG 封装的热性能信息 6
 - 添加了 LPG 封装的“长期温漂”规格 7
 - 添加了 LPG 封装的传输表 11
 - 更改了布局示例 部分 17
-

Changes from Original (December 2018) to Revision A**Page**

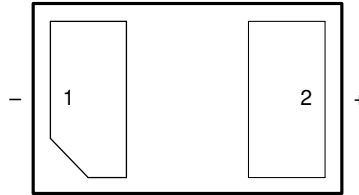
- 将数据表状态从“混合生产”更改为“生产数据” 1
-

5 器件比较表

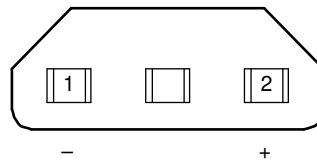
器件型号	额定值	R25 典型值	R25 容差百分比	封装	T _A
TMP61DEC	目录	10kΩ	1%	X1SON/DEC (0402)	-40°C 至 125°C
TMP61LPG				TO92S/LPG	-40°C 至 150°C
TMP61DYA				SOT-5X3/DYA	-40°C 至 125°C

6 引脚配置和功能

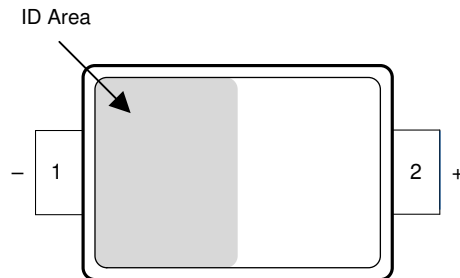
DEC 封装
2 引脚 X1SON
(俯视图)



LPG 封装
2 引脚 TO-92S
顶视图 (斜置)



DYA 封装
2 引脚 SOT-5X3
仰视图 (斜置)



引脚功能

引脚		类型	说明
名称	NO.		
-	1	—	热敏电阻 (-) 和 (+) 端子。为确保正常工作，在 + 端子电压电势高于 - 端子电压电势的情况下，确保正偏压。
+	2		

7 规格

7.1 绝对最大额定值

在自然通风温度范围内测得 (除非另有说明) ⁽¹⁾

	最小值	最大值	单位
器件两端的电压		6	V
结温 (T _J)	-40	155	°C
流经器件的电流		450	μA
贮存温度 (T _{stg})	-65	150	°C

(1) 应力超出绝对最大额定值下列出的值可能会对器件造成永久损坏。这些列出的值仅仅是极端条件下的应力额定值，这并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

7.2 ESD 额定值

	值	单位
V _(ESD) 静电放电 人体放电模型 (HBM), 符合 JESD22-A114 ⁽¹⁾	±2000	V
V _(ESD) 静电放电 充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	V

(1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在自然通风温度范围内测得 (除非另有说明)

	最小值	标称值	最大值	单位	
V _{Sns} 引脚 2 (+) 和引脚 1 (-) 两端的电压	0		5.5	V	
I _{Sns} 流经器件的电流	0		400	μA	
T _A	自然通风工作温度范围 (额定性能) (X1SON/DEC 封装)		-40	125	°C
	自然通风工作温度范围 (额定性能) (TO-92S/LPG 封装)		-40	150	°C
	自然通风工作温度范围 (额定性能) (SOT-5X3/DYA 封装)		-40	125	°C

7.4 热性能信息

热指标 ⁽¹⁾⁽²⁾	TMP61			单位
	DEC (X1SON)	LPG (TO-92S)	DYA (SOT-5X3)	
	2 个引脚	2 个引脚	2 个引脚	
R _{θJA} 结至环境热阻 ⁽³⁾⁽⁴⁾	443.4	215	742.9	°C/W
R _{θJC(top)} 结至外壳 (顶部) 热阻	195.7	99.9	315.8	°C/W
R _{θJB} 结至电路板热阻	254.6	191.7	506.2	°C/W
Ψ _{JT} 结至顶部特征参数	19.9	35.1	109.3	°C/W
Y _{JB} 结至电路板特征参数	254.5	191.7	500.4	°C/W

(1) 有关新旧热指标的更多信息, 请参阅《半导体和 IC 封装热指标》应用报告。

(2) 有关自发热和热响应时间的信息, 请参见“布局指南”部分。

(3) 在 JESD51-2 描述的环境中, 按照 JESD51-7 的规定, 在一个符合 JEDEC 标准的 High-K 电路板上进行仿真, 获得自然对流条件下的结至环境热阻抗 (R_{θJA})。根据 JESD 51-5, 假设暴露焊盘封装的散热孔包含在 PCB 中。

(4) 由自发热引起的输出变化可以通过内部耗散乘以热阻来计算。

7.5 电气特性

 $T_A = -40^{\circ}\text{C}$ 至 125°C , $I_{Sns} = 200\mu\text{A}$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
R_{25}	25°C 时热敏电阻的电阻 ⁽¹⁾	$T_A = 25^{\circ}\text{C}$	9.9	10	10.1	k Ω
R_{TOL}	电阻容差 ⁽¹⁾	$T_A = 25^{\circ}\text{C}$	-1		1	%
		$T_A = 0^{\circ}\text{C}$ 至 70°C	-1		1	
		$T_A = -40^{\circ}\text{C}$ 至 125°C	-1.5		1.5	
TCR_{-35}	电阻温度系数	$T1 = -40^{\circ}\text{C}$, $T2 = -30^{\circ}\text{C}$		+6220		ppm/ $^{\circ}\text{C}$
TCR_{25}		$T1 = 20^{\circ}\text{C}$, $T2 = 30^{\circ}\text{C}$		+6400		
TCR_{85}		$T1 = 80^{\circ}\text{C}$, $T2 = 90^{\circ}\text{C}$		+5910		
$TCR_{-35} \%$	电阻容差的温度系数	$T1 = -40^{\circ}\text{C}$, $T2 = -30^{\circ}\text{C}$		± 0.4		%
$TCR_{25} \%$		$T1 = 20^{\circ}\text{C}$, $T2 = 30^{\circ}\text{C}$		± 0.2		
$TCR_{85} \%$		$T1 = 80^{\circ}\text{C}$, $T2 = 90^{\circ}\text{C}$		± 0.3		
ΔR	传感器长期温漂 (可靠性)	96 小时连续运行 $RH = 85\%$, $T_A = 130^{\circ}\text{C}$, $V_{Bias} = 5.5V$	-1	0.1	1	%
	传感器长期温漂 (可靠性)	600 小时连续运行 , $T_A = 150^{\circ}\text{C}$ $V_{Bias} = 5.5V$, DEC 封装	-1	0.5	1.8	
	传感器长期温漂 (可靠性)	600 小时连续运行 , $T_A = 150^{\circ}\text{C}$ $V_{Bias} = 5.5V$, DYA 封装	-1	0.2	1.2	
	传感器长期温漂 (可靠性)	1000 小时连续运行 , $T_A = 150^{\circ}\text{C}$ $V_{Bias} = 5.5V$, LPG 封装	-0.5	0.5	1.4	
$t_{RES} \text{ (stirred liquid)}$	热响应达 63%	从静止空气中 $T1 = 25^{\circ}\text{C}$ 到搅拌液体中 $T2 = 125^{\circ}\text{C}$		0.6		s
$t_{RES} \text{ (still air)}$	热响应达 63%	从静止空气中 $T1 = 25^{\circ}\text{C}$ 到 $T2 = 70^{\circ}\text{C}$		3.2		s

(1) 根据四阶方程定义的限值，容差将随“传感器长期温漂”规格而变化。

7.6 典型特性

测试条件为： $T_A = 25^\circ\text{C}$ (除非另有说明)

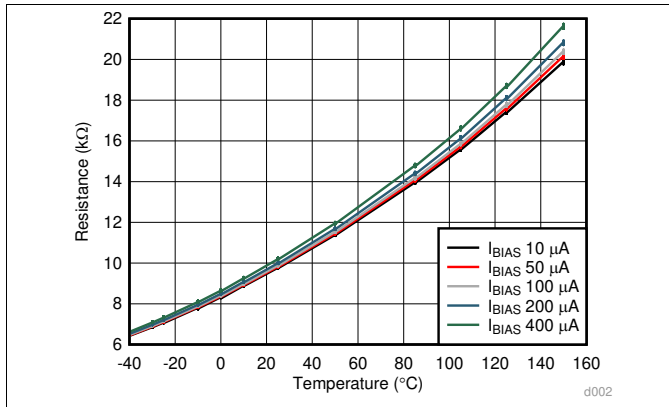
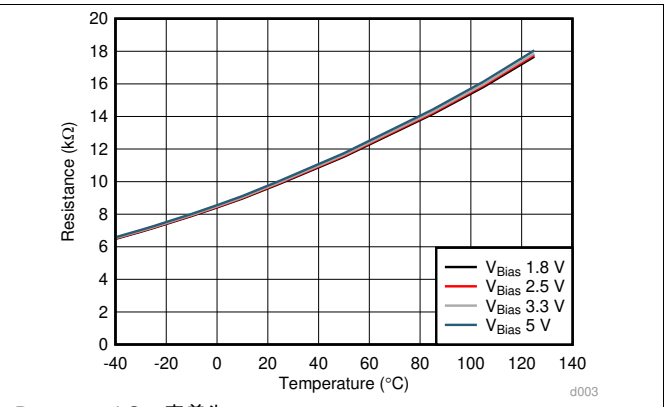


图 1. 多个偏置电流条件下电阻与环境温度间的关系



$R_{\text{Bias}} = 10\text{k}\Omega$, 容差为 $\pm 0.01\%$

图 2. 多个偏置电压条件下电阻与环境温度间的关系

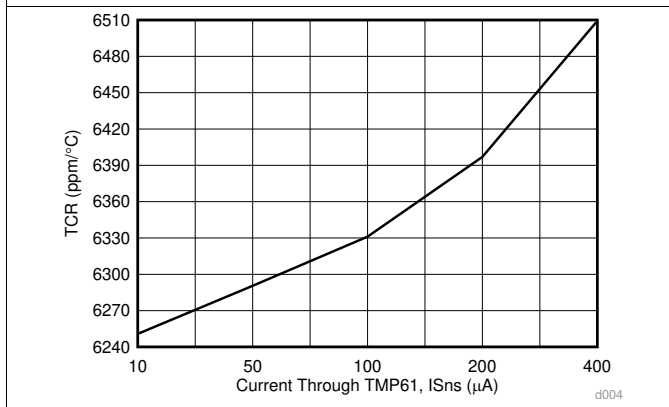
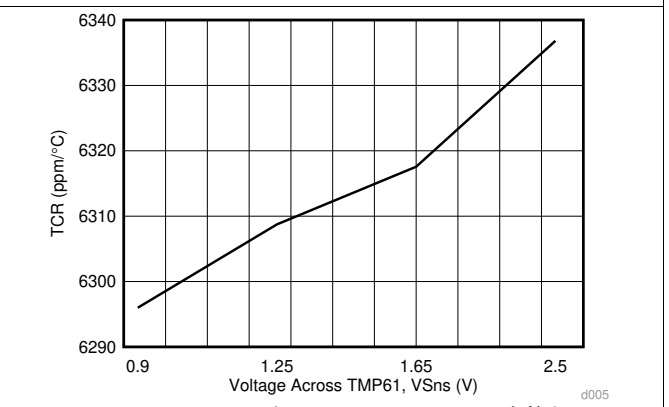


图 3. TCR 与电流感应 (I_{Sns}) 间的关系



$V_{\text{Sns}} = 1.8\text{V}, 2.5\text{V}, 3.3\text{V}$ 和 5.0V , $R_{\text{Bias}} = 10\text{k}\Omega$, 容差为 $\pm 0.01\%$

图 4. TCR 与感应电压 V_{Sns} 间的关系

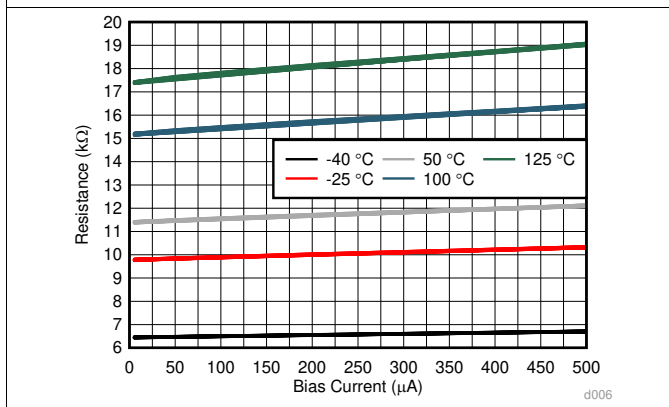
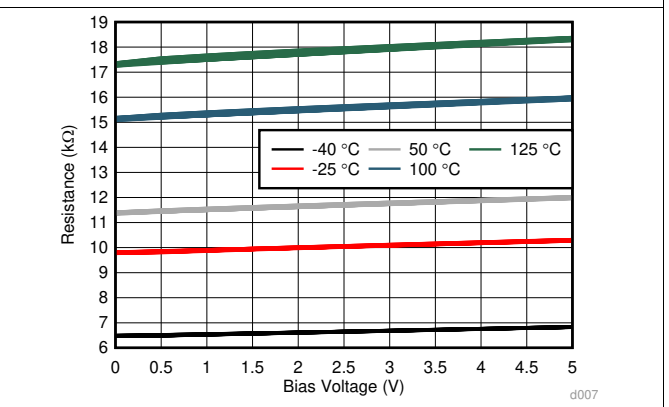


图 5. 电源相关电阻与偏置电流间的关系

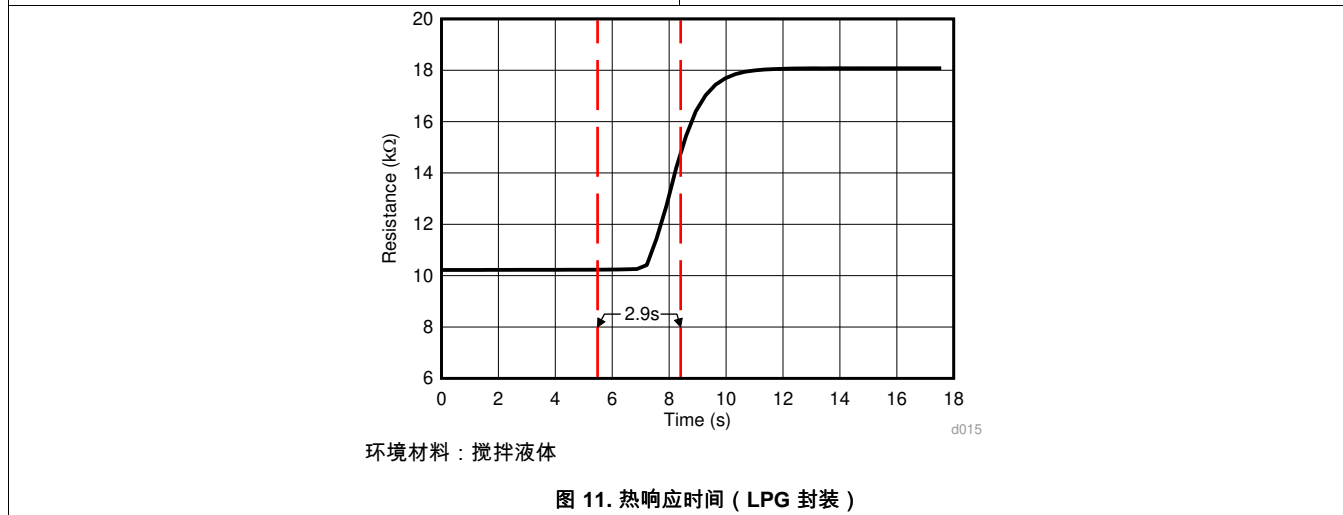
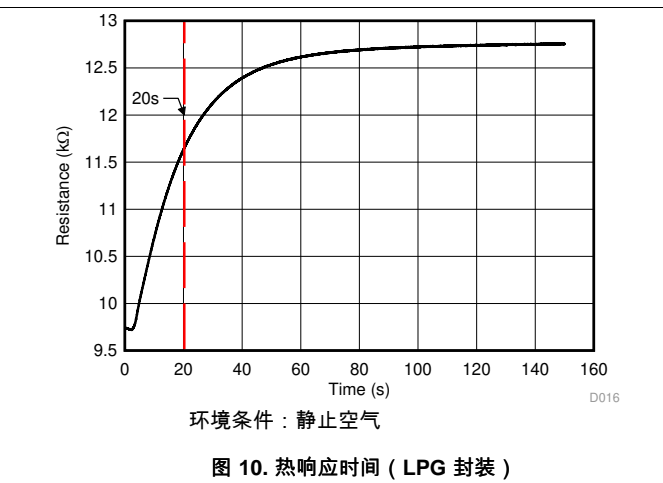
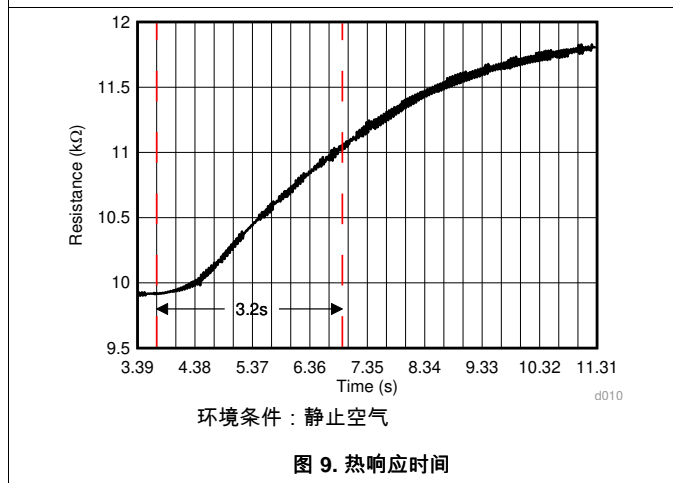
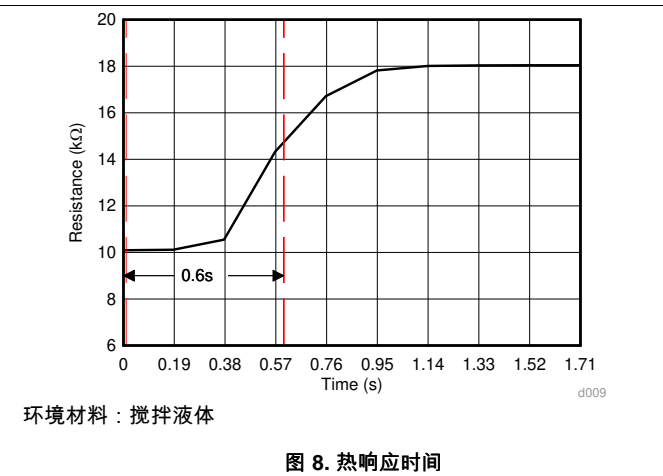
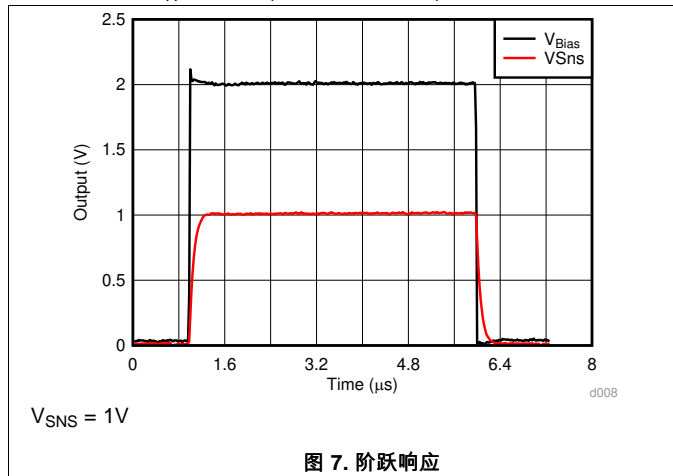


$R_{\text{Bias}} = 10\text{k}\Omega$ (容差为 $\pm 0.01\%$)

图 6. 电源相关电阻与偏置电压间的关系

典型特性 (接下页)

测试条件为： $T_A = 25^\circ\text{C}$ (除非另有说明)



8 详细 说明

8.1 概述

TMP61 硅线性热敏电阻具有线性正温度系数 (PTC)，可在宽工作温度范围内实现一致、稳定的温度系数电阻 (TCR)。TI 使用特殊的硅工艺，其中掺杂水平和有源区器件控制关键特性 (温度系数电阻 (TCR) 和标称电阻 (R25))。该器件具有有源区和由于极化端子而形成的衬底。将正极端子连接到最高电压电位。将负极端子连接到最低电压电位。

与纯阻性器件 NTC 不同，TMP61 电阻受器件中电流的影响，并且电阻会随温度变化而变化。在分压器电路中，TI 建议将顶部电阻值保持在 10kΩ。更改顶部电阻器值或 V_{BIAS} 值会改变 TMP61 的电阻与温度表 (R-T 表)，并随后改变 [设计要求](#)部分中所述的多项式。有关更多信息，请查阅 [TMP61 R-T 表](#) 部分。

公式 1 可以帮助用户估算 TCR。

$$TCR = \frac{(R_{T2} - R_{T1})}{(T2 - T1) \times R_{\frac{(T2-T1)}{2}}}$$

其中

- TCR 的单位为 ppm/°C (1)

关键术语和定义：

- I_{SNS} ：流经 TMP61 器件的电流
- V_{SNS} ：两个 TMP61 端子之间的电压
- I_{BIAS} ：由偏置电路提供的电流。
- V_{BIAS} ：由偏置电路提供的电压。
- V_{TEMP} ：与测得温度对应的输出电压。请注意，它与 V_{SNS} 不同。在使用分压电路，TMP61 处于高侧的情况下，在 R_{BIAS} 上测量 V_{TEMP} 。

8.2 功能方框图

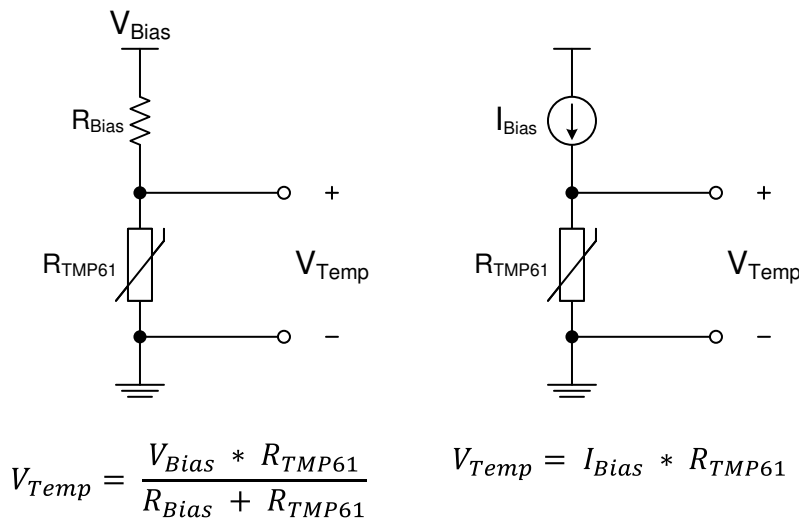


图 12. 典型实现电路

8.3 TMP61 R-T 表

当偏置电压、偏置电阻或偏置电流发送任何变化时，必须重新计算 TMP61 R-T 表。TI 提供了一个[热敏电阻设计工具](#)来计算 R-T 表。系统设计人员必须始终对提供的计算结果进行验证。

8.4 功能说明

8.4.1 线性电阻曲线

TMP61 在整个温度范围内都具有良好的线性行为，如[图 1](#) 所示。该范围支持采用一种更简单的电阻-温度转换方法，可减少查找表的存储需求。该器件不需要与传统 NTC 相关的线性化电路或中点校准。

整个温度范围内的线性电阻允许器件能够在较高的工作温度下保持灵敏度。

8.4.2 正温度系数 (PTC)

TMP61 具有正温度系数。随着温度的升高，器件电阻增大，从而导致偏置电路的功耗降低。相比之下，随着电阻降低，负系数系统会随温度的升高而增加功耗。

TMP61 比典型的 NTC 系统具有更低的自发热，从而降低了偏置电路的功耗。

8.5 器件功能模式

在[建议运行条件](#)下操作时，器件仅以一种模式运行。

9 应用和实现

NOTE

以下 应用 部分中的信息不属于 TI 器件规格的范围，TI 不承担其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

TMP61 是一种正温度系数 (PTC) 线性硅热敏电阻。该器件的性能类似于与温度相关的电阻，可根据系统级要求以多种方式对其进行配置，从而监测温度。TMP61 在 25°C (R25) 时的标称电阻为 10kΩ，最大容差为 ±1%，最大工作电压为 5.5V (V_{SNS})，最大电源电流为 400μA (I_{SNS})。该器件可用于在各种 应用 中监测接近热源处的温度，它提供与典型 0402 (英寸) 封装兼容的极小型 DEC 封装选项。影响测量总误差的一些因素包括 ADC 分辨率 (如果适用)、偏置电流或电压的容差、分压器配置下的偏置电阻容差以及传感器相对于热源的位置。

9.2 典型应用

9.2.1 热敏电阻偏置电路

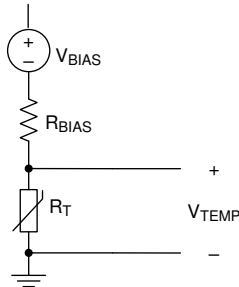


Figure 13. 线性热敏电阻的电压偏置电路

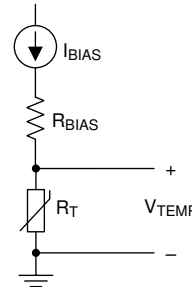


Figure 14. 线性热敏电阻的电流偏置电路

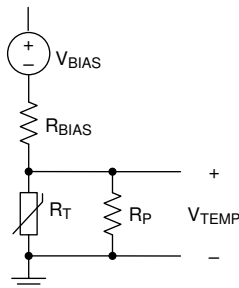


Figure 15. 非线性热敏电阻的电压偏置电路

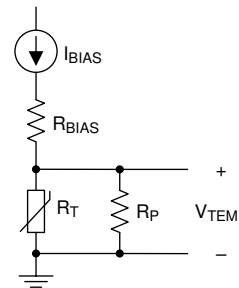


Figure 16. 非线性热敏电阻的电流偏置电路

9.2.1.1 设计要求

一般来说，现有的热敏电阻具有非线性温度-电阻曲线。为了使热敏电阻响应线性化，工程师可以使用具有分压器配置的电压线性化电路，或者通过在热敏电阻 R_P 上并联一个电阻来使用电阻线性化电路。[热敏电阻偏置电路](#)部分重点介绍了两种实现方式，其中 R_T 是热敏电阻的电阻。为了在热敏电阻两端生成输出电压，工程师可以使用分压器电路，根据所需的电压响应 (负电压或正电压)，将热敏电阻置于高侧 (靠近电源) 或低侧 (靠近地)。或者，可以使用精密电流源直接偏置电阻器 (产生最高的精度和电压增益)。将分压器与热敏电阻一起使用是很常见的，因为它的实现简单且成本较低。另一方面，TMP61 具有线性电阻正温度系数 (PTC)，在其两端测量的电压会随温度线性增加。因此，不再需要线性化电路，并且可以使用简单的电流源或分压器电路来生成温度电压。

该输出电压可使用比较器针对某一电压基准进行解读，以触发温度跳变点，该温度跳变点直接连接至 ADC 以在更宽范围内监测温度，或者用作有源反馈控制电路的反馈输入。

典型应用 (continued)

如Equation 2 中所述，可以通过查找表方法 (LUT) 或使用拟合多项式 $V(T)$ 将器件两端的电压转换为温度。必须使用热敏电阻设计工具将 V_{TEMP} 转换为温度。首先必须使用 ADC 将温度电压数字化。此 ADC 所需的分辨率要求取决于所使用的偏置方法。此外，为了获得最佳精度，在进行测量时，请将偏置电压 (V_{BIAS}) 连接到 ADC 的基准电压，以消除偏置电压与基准电压之间的容差。该应用还可以包括一个用于抑制系统级噪声的低通滤波器。在使用低通滤波器时，应将其尽可能靠近 ADC 输入放置。

9.2.1.2 详细设计过程

电阻分压器方法产生一个可根据偏置电压 (V_{BIAS}) 进行调节的输出电压 (V_{TEMP})。当 V_{BIAS} 也用作 ADC 的基准电压时，电源引起的任何波动或容差误差将会被消除，并且不会影响温度精度 (如Figure 17 所示)。Equation 2 描述了输出电压 (V_{TEMP}) 与 TMP61 的可变电阻 (R_{TMP61}) 和偏置电阻 (R_{BIAS}) 之间的关系。Equation 3 给出了与该输出电压、ADC 满量程范围和 ADC 分辨率相对应的 ADC 代码。

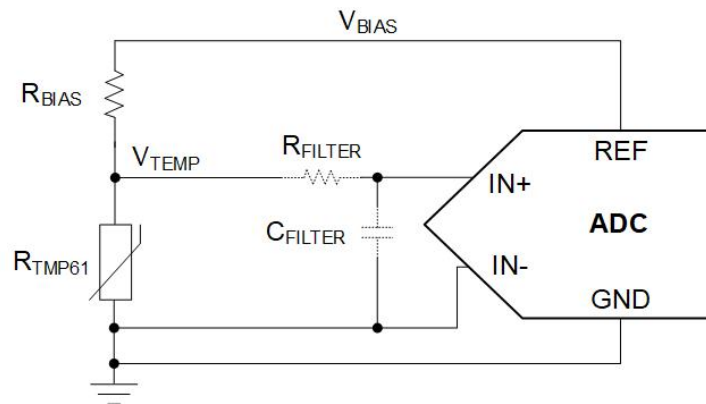


Figure 17. 带 ADC 的 TMP61 分压器

$$V_{TEMP} = V_{BIAS} \times \left(\frac{R_{TMP61}}{R_{TMP61} + R_{BIAS}} \right) \quad (2)$$

$$ADC \text{ Code} = \frac{V_{TEMP}}{FSR} 2^n$$

其中

- FSR 是 ADC 的满量程范围，即参考接地电压 (V_{REF})
- n 是 ADC 的分辨率

Equation 4 显示了当 $V_{REF} = V_{BIAS}$ 时， V_{BIAS} 将会消除。

$$ADC \text{ Code} = \frac{V_{BIAS} \times \left(\frac{R_{TMP61}}{R_{TMP61} + R_{BIAS}} \right)}{V_{BIAS}} 2^n = \left(\frac{R_{TMP61}}{R_{TMP61} + R_{BIAS}} \right) 2^n \quad (4)$$

根据微控制器中读取的 ADC 代码，使用多项式方程式或 LUT 提取温度读数。使用热敏电阻设计工具将 TMP61 电阻转换为温度。

取消 V_{BIAS} 是使用分压器 (比例法) 的好处之一，但分压器电路输出电压的灵敏度不会提高很多。由于与 FSR 相比，电压输出范围较小，因此本应用设计不使用所有 ADC 代码。但是，此应用非常常见，而且易于实现。

基于电流源的电路，例如Figure 18 所示的电路，可以更好地控制输出电压的灵敏度并实现更高的精度。在这种情况下，输出电压的计算很简单，为 $V = I \times R$ 。例如，如果器件使用 $40\mu A$ 的电流源，则输出电压跨度约为 $5.5V$ ，增益最高为 $40mV/^\circ C$ 。通过控制电压范围和灵敏度，可以充分利用 ADC 代码和满量程范围。Figure 19 显示了各种偏置电流条件下的温度电压。与比例法类似，如果 ADC 具有与 ADC 的基准电压共享同一偏置的内置电流源，则电源电流的容差将会消除。在这种情况下，不需要精密 ADC。此方法虽然可以获得最佳精度，但会增加系统实现成本。

典型应用 (continued)

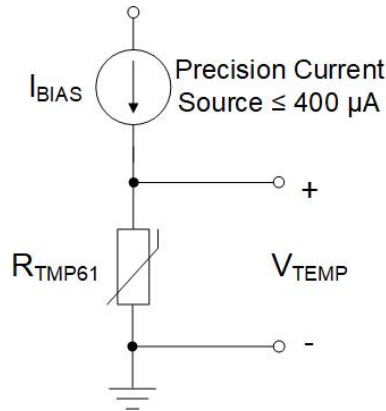


Figure 18. 带电流源的 TMP61 偏置电路

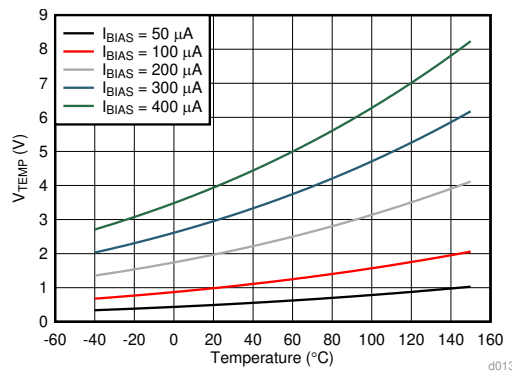


Figure 19. 带不同电流源的 TMP61 温度电压

与分压器中的非线性 NTC 热敏电阻相比，TMP61 具有增强的线性输出特性。Figure 20 所示为一个带有和一个不带线性化并联电阻 R_P 的两个分压器电路。举例而言，如果 $V_{BIAS} = 5V$ ， $R_{BIAS} = 100k\Omega$ ，NTC 热敏电阻 (R_{NTC}) 使用一个并联电阻 (R_P)，以通过一个额外的 $100k\Omega$ 电阻线性化输出电压。分压器的输出特性如 Figure 21 所示。该器件可在整个温度范围内生成线性曲线，而 NTC 曲线仅在很小的温度区域内呈线性。将并联电阻 (R_P) 添加到 NTC 电路时，增加的电阻会使曲线更加线性，但会对输出电压范围产生极大地影响。

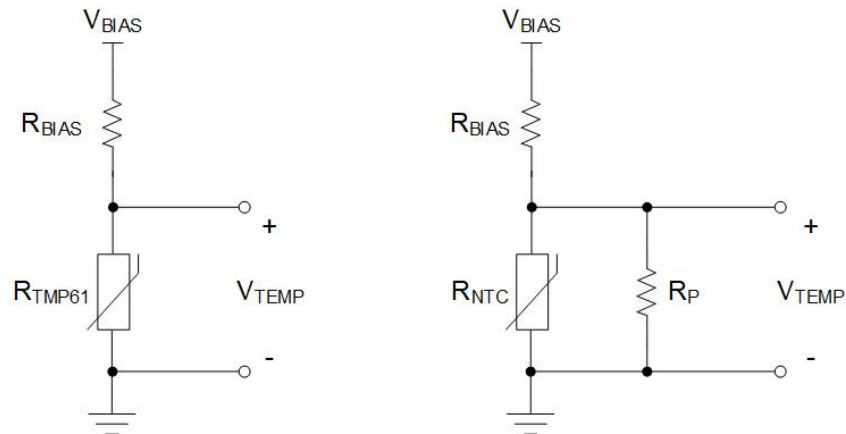


Figure 20. TMP61 与带线性化电阻 (R_P) 分压器电路的 NTC

典型应用 (continued)

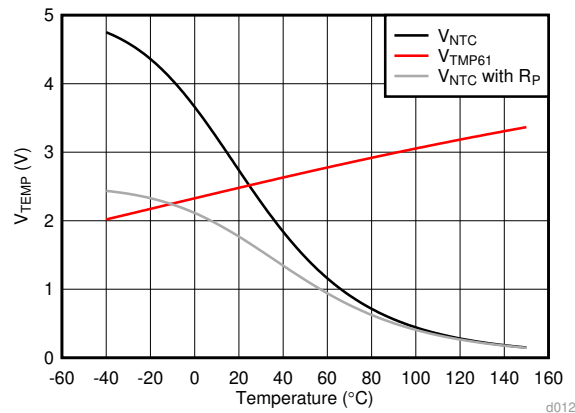


Figure 21. 带有和不带有线性电阻的 NTC 与TMP61 温度电压间的关系

9.2.1.2.1 带比较器的热保护

将 TMP61 器件与基准电压一起使用，并使用比较器对热保护进行编程。如 Figure 22 所示，比较器的输出保持低电平，直到带有 R_{BIAS} 和 R_{TMP61} 的热敏电阻分压器的电压上升到高于 R_1 和 R_2 设置的阈值电压为止。当输出变高时，比较器发出过热警告信号。工程师还可以对迟滞进行编程，以防止输出变低时，输出在温度阈值附近连续切换。可以使用具有内置迟滞或反馈电阻的比较器。

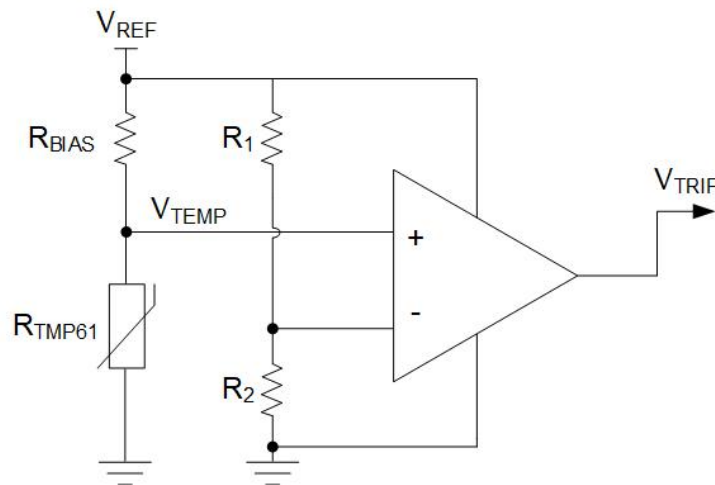
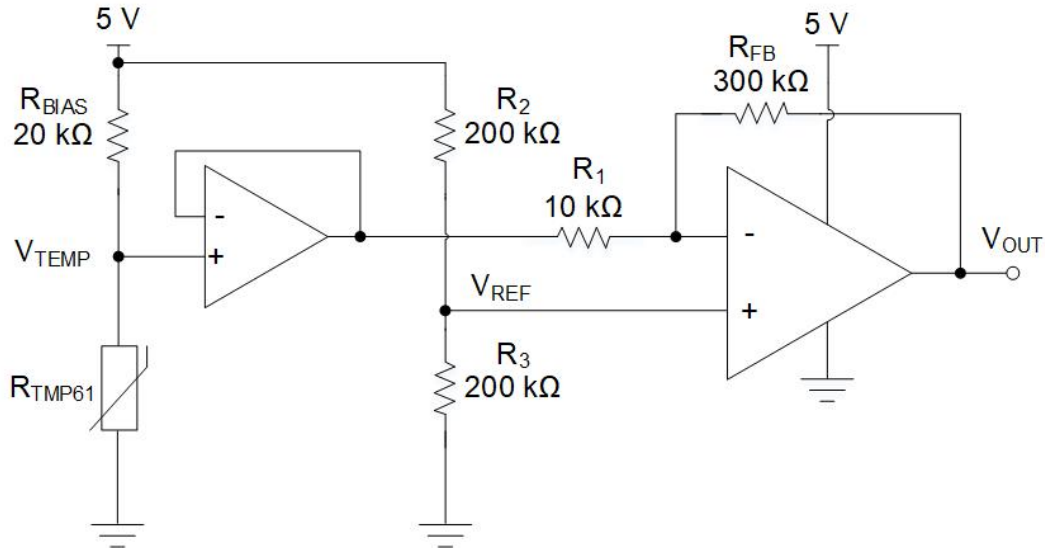


Figure 22. 使用 TMP61 分压器和比较器的温度开关

9.2.1.2.2 热折返

热折返是在有源控制电路中使用 TMP61 的输出电压的一种应用。例如，热折返可用于减少或折返驱动 LED 串的电。在高温下，由于环境条件和自发热，LED 温度将会升高。因此，在基于 LED 安全工作区域的特定温度阈值下，必须降低驱动电流以冷却 LED 并防止热失控。当输出位于分压器的较低位置时，器件电压输出随温度升高而增加，并可提供用于使电流折返的响应。通常，器件会将电流保持在指定水平，直到达到较高的温度（称为拐点）为止，在该温度下电流必须迅速降低才能继续工作。为了更好地控制温度/电压灵敏度，该器件使用了一个轨至轨运算放大器。Figure 23 显示了折返开始操作的温度拐点。由正输入端的基准电压 (2.5V) 设置，而反馈电阻设置折返曲线的响应。折返拐点可以基于分压器的输出和 Equation 5 中的相应温度（例如 110°C）进行选择。该器件在带有 R_{TMP61} 的分压器和运算放大器的输入之间使用了一个缓冲器，以防止 V_{TEMP} 的加载和变化。

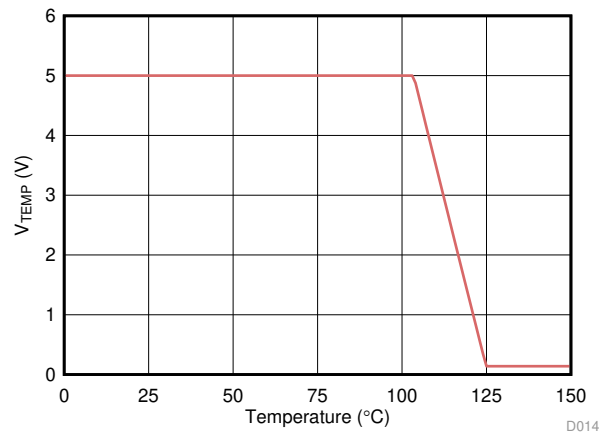
典型应用 (continued)

Figure 23. 使用 TMP61 分压器和轨至轨运算放大器的热折返

只要电压输出低于 V_{REF} ，运算放大器就会保持高电平。当温度超过 110°C 时，输出降至运算放大器的 0V 轨。折返发生的速率取决于反馈网络 R_{FB} 和 R_1 ，后者会改变运算放大器 G 的增益，如 Equation 6 所示。折返行为控制电路的电压和温度灵敏度。器件将该电压输出馈入 LED 驱动器电路，从而相应地调节输出电流。 V_{OUT} 是热折返的最终输出电压，可通过 Equation 7 计算得出。Figure 24 描述了此示例中的输出电压曲线，在该示例中拐点设置为 110°C 。

$$V_{TEMP} = V_{BIAS} \times \left(\frac{R_{TMP61}}{R_{TMP61} + R_{BIAS}} \right) \quad (5)$$

$$G = \frac{R_{FB}}{R_1} \quad (6)$$

$$V_{OUT} = -G \times V_{TEMP} + (1 + G) \times V_{REF} \quad (7)$$


Figure 24. 热折返电压输出曲线

典型应用 (continued)

9.2.1.3 应用曲线

TMP61 的精度取决于所选的偏置电路。此变化可以在 Figure 25 中看到。在电阻分压电路 ($R_{BIAS} = 10k\Omega \pm 1\%$) 中, V_{TEMP} 显示为 2V 电压下的 V_{BIAS} 或 200 μ A 电流下的 I_{BIAS} 。假定使用的电源是理想的。使用直流偏置方法可获得最佳精度。

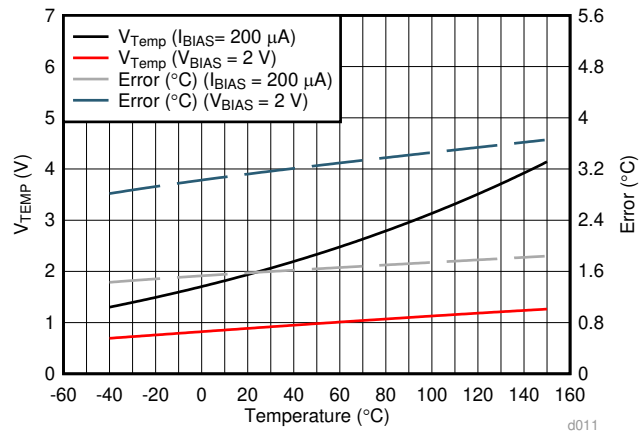


Figure 25. 基于偏置方法的 TMP61 电压输出和温度误差

10 电源建议

TMP61 的最大建议工作电压为 5.5V (V_{SNS}), 流经器件的最大电流为 400 μ A (I_{SNS})。

11 布局

11.1 布局指南

TMP61 的布局与无源组件的布局类似。如果器件通过电流源偏置, 则正极引脚 2 连接到电源, 而负极引脚 1 连接到地。如果电路通过电压源偏置, 并且器件放置在电阻分压器的下侧, 则 $V-$ 接地, $V+$ 连接到输出 V_{TEMP} 。如果器件放置在分压器的上侧, 则 $V+$ 连接到电压源, 而 $V-$ 连接到输出电压 V_{TEMP} 。Figure 26 显示了该器件布局。

11.2 布局示例



Figure 26. 建议布局 : DEC 封装

12 器件和文档支持

12.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。单击右上角的通知我进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.2 支持资源

TI E2E™ support forums are an engineer's go-to source for fast, verified answers and design help — straight from the experts. Search existing answers or ask your own question to get the quick design help you need.

Linked content is provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

12.3 商标

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

12.4 静电放电警告



ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.5 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

重要声明和免责声明

TI 均以“原样”提供技术性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TMP6131DECR	ACTIVE	X1SON	DEC	2	10000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	EL	Samples
TMP6131DECT	ACTIVE	X1SON	DEC	2	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	EL	Samples
TMP6131DYAR	ACTIVE	SOT-5X3	DYA	2	3000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	1GK	Samples
TMP6131DYAT	ACTIVE	SOT-5X3	DYA	2	250	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	1GK	Samples
TMP6131LPGM	ACTIVE	TO-92	LPG	2	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 150	TMP61	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

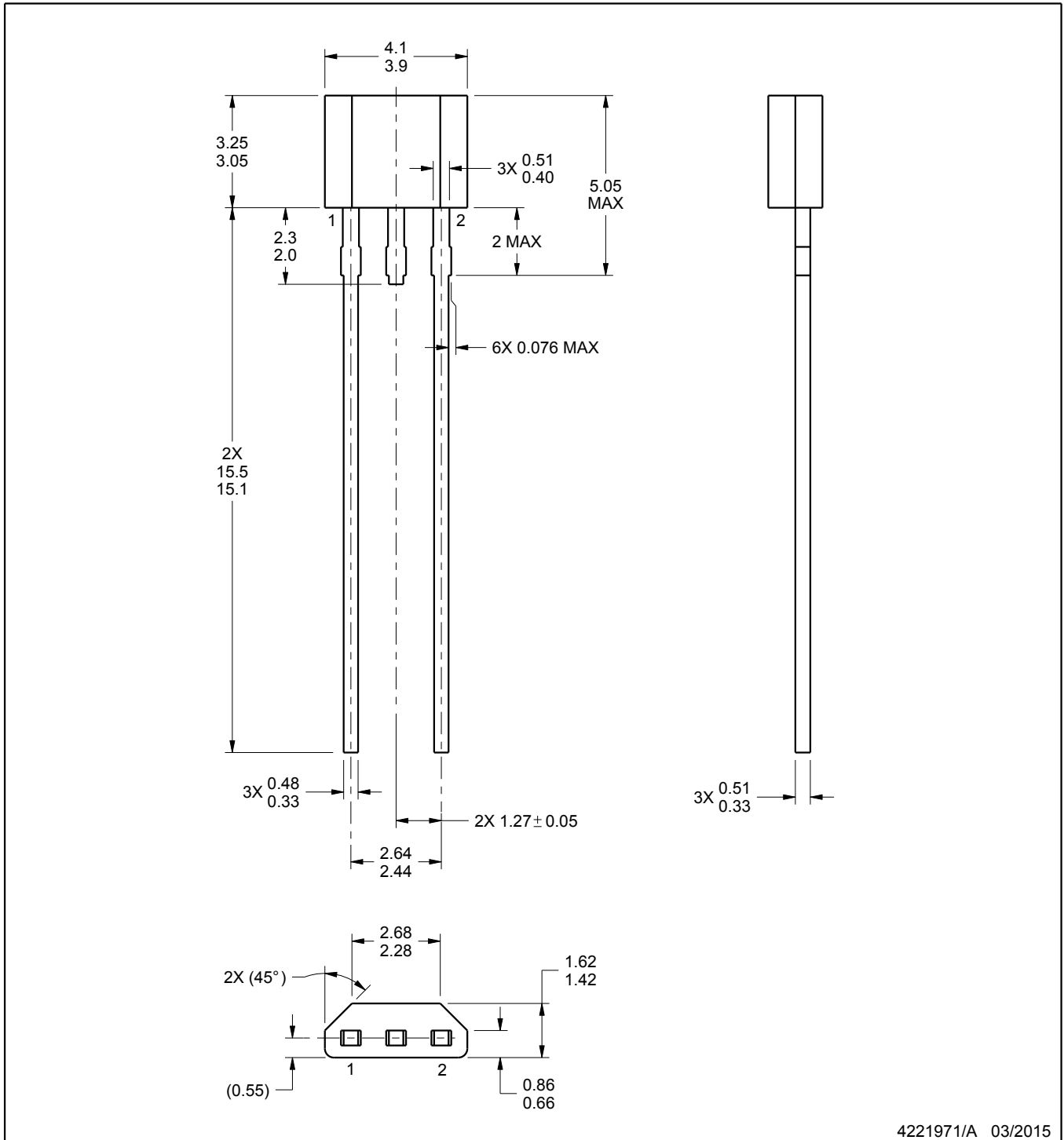

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMP6131DECR	X1SON	DEC	2	10000	178.0	8.4	0.7	1.15	0.47	2.0	8.0	Q1
TMP6131DECT	X1SON	DEC	2	250	178.0	8.4	0.7	1.15	0.47	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMP6131DECR	X1SON	DEC	2	10000	205.0	200.0	33.0
TMP6131DECT	X1SON	DEC	2	250	205.0	200.0	33.0



4221971/A 03/2015

NOTES:

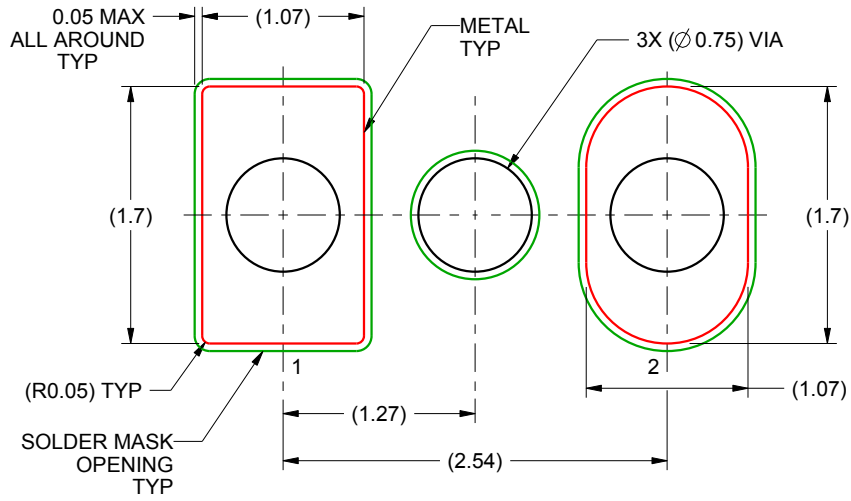
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

LPG0002A

TO-92 - 5.05 mm max height

TO-92



LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

4221971/A 03/2015

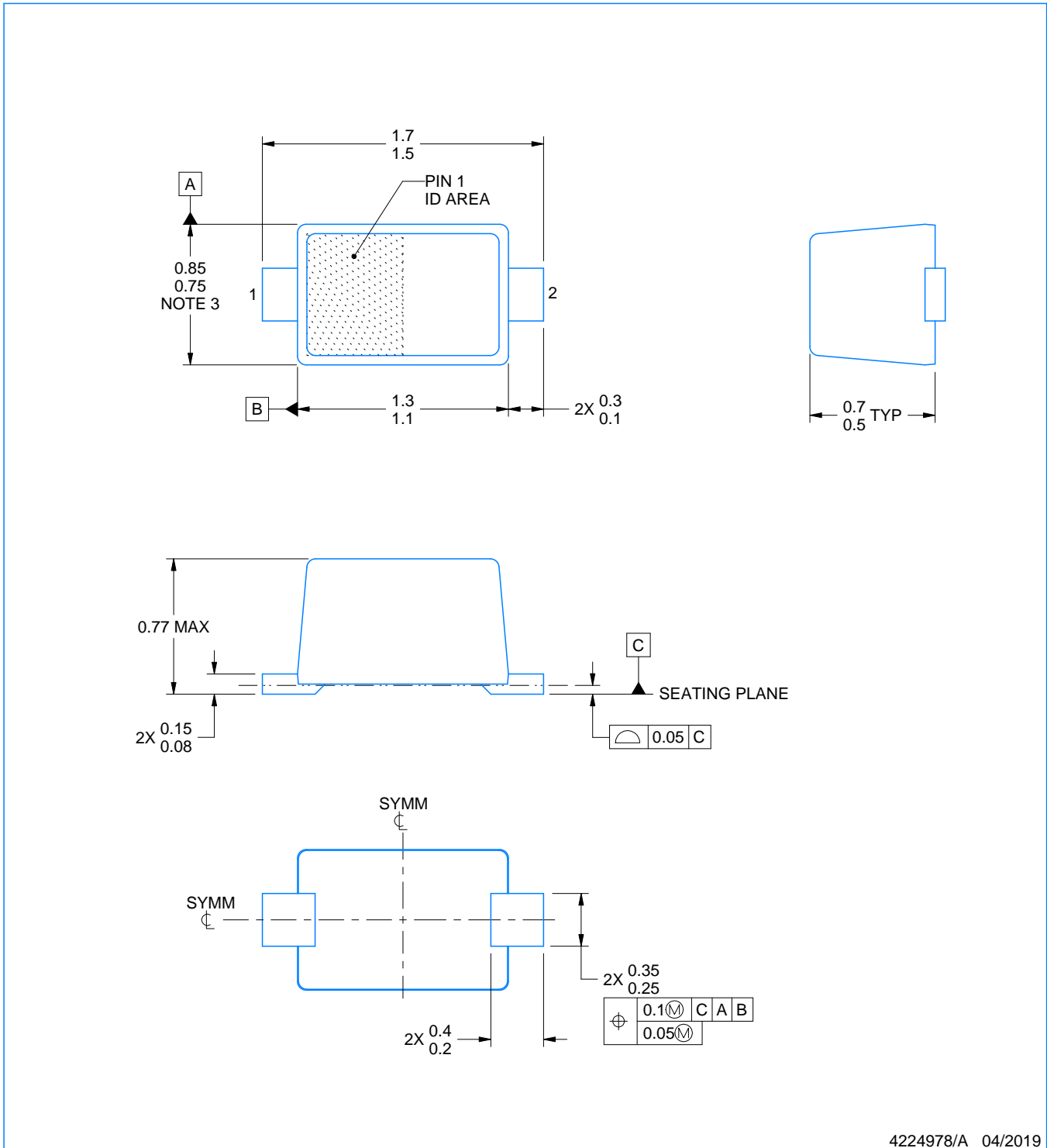
DYA0002A



PACKAGE OUTLINE

SOT - 0.77 mm max height

PLASTIC SMALL OUTLINE



4224978/A 04/2019

NOTES:

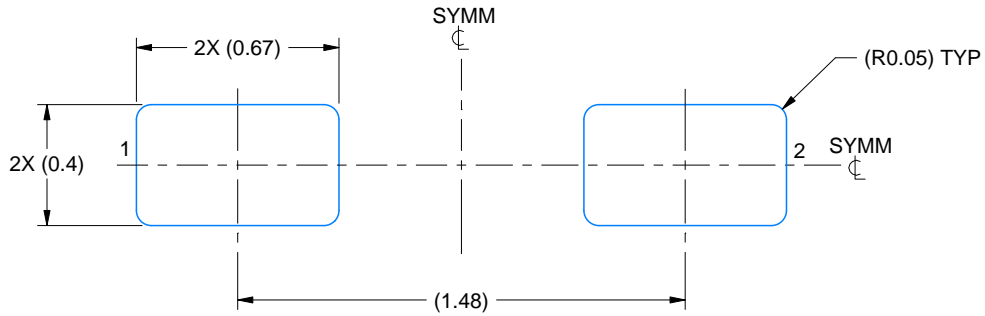
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

EXAMPLE BOARD LAYOUT

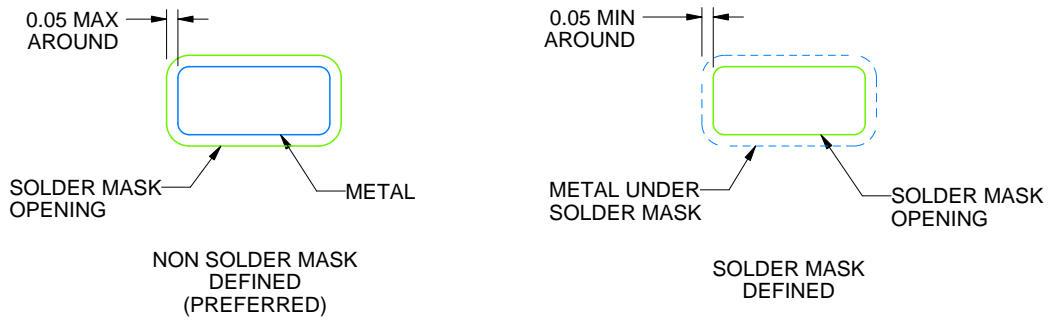
DYA0002A

SOT - 0.77 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:40X



SOLDEMASK DETAILS

4224978/A 04/2019

NOTES: (continued)

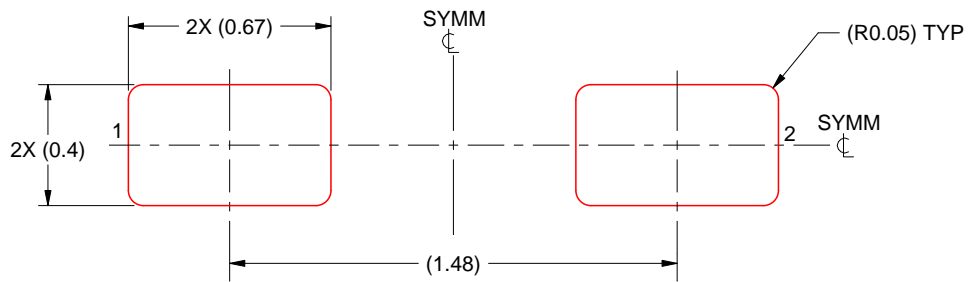
- 4. Publication IPC-7351 may have alternate designs.
- 5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DYA0002A

SOT - 0.77 mm max height

PLASTIC SMALL OUTLINE

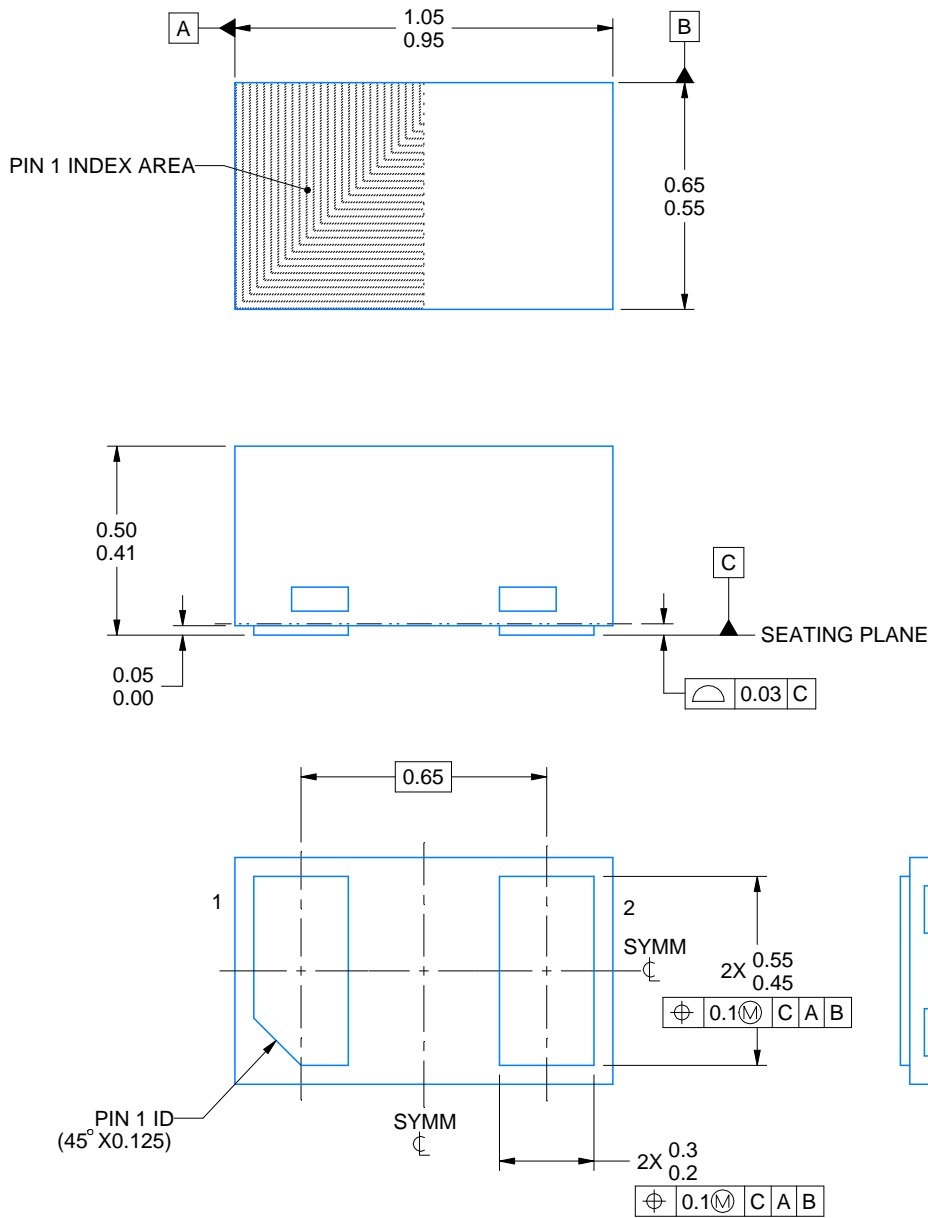
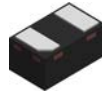


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:40X

4224978/A 04/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.



4224506/A 08/2018

NOTES:

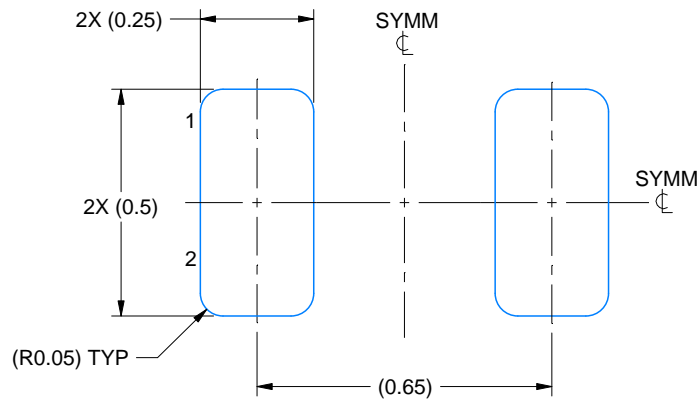
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

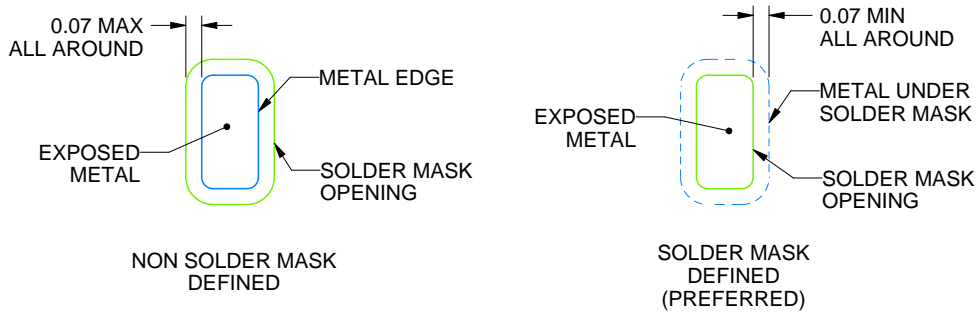
DEC0002A

X1SON - 0.5 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:60X



SOLDER MASK DETAILS

4224506/A 08/2018

NOTES: (continued)

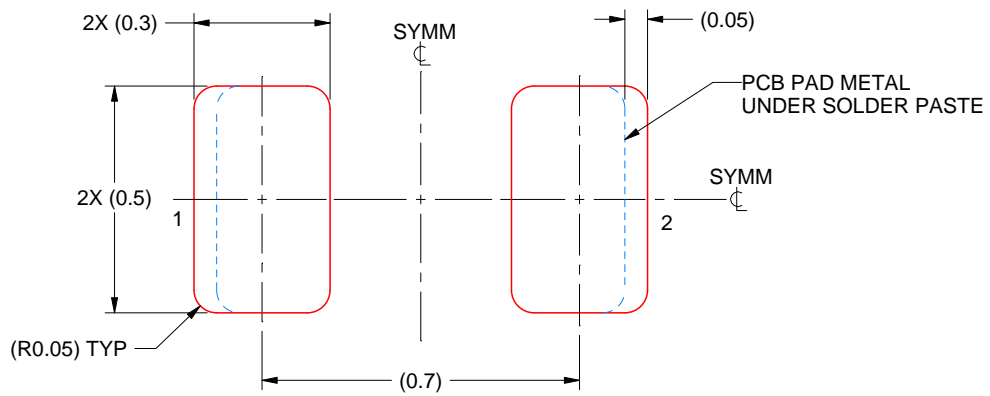
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
4. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DEC0002A

X1SON - 0.5 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:60X

4224506/A 08/2018

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司